ETUDE DU VIEILLISSEMENT DES TMOS ULTRA-COURTS

Reçu le 05/06/2001- Accepté le 22/05/2002

Résumé

Dans ce travail, nous avons mis en œuvre un modèle de la technique de pompage de charge pour le TMOS. Ce modèle, implanté dans le simulateur SPICE3F4, prend en considération la majorité des effets physiques décrivant le comportement réel du dispositif. La validation de notre modèle nous a fourni des résultats concernant le courant pompé I_{cp} , en négligeant l'effet de la température sur les paramètres du TMOS, en fonction des niveaux haut et bas de l'impulsion de grille V_{gl} et V_{gl} et en fonction de la température. Nos résultats sont comparés à des résultats expérimentaux, analysés et commentés de manière à pouvoir en tirer des conclusions pratiques qui sont de nature à intéresser tous ceux qui sont appelés à réaliser des circuits de technologie VLSI.

Mots clés: TMOS, Pompage de charges, Vieillissement.

Abstract

In this work, we develop a model of the charge pumping technique for the TMOS. This model, implemented in the simulator SPICE3F4, takes in consideration the majority of the physical effects describing the real behavior of the device. The validation of our model, provided us results concerning the charge pumping current I_{cp} , while disregarding the effect of the temperature on parameters of the TMOS, versus high and low levels of the gate impulse versus the temperature. Our results are compared with experimental results, analyzed and commented in order to be able to extricate some of the convenient conclusions that can interest all those called to realize circuits of VLSI technology.

Key words: TMOS, Charge Pumping, Ageing.

N. GUENIFI F. DJAHLI

Département d'Electronique Faculté des Sciences de l'Ingénieur Université Ferhat Abbas 19000 Sétif, Algérie

M. HEMISSI

Département de Physique Faculté des Sciences Université Ferhat Abbas 19000 Sétif, Algérie

ملخص

في هذا البحث قمنا باستعمال نموذج "تقنية ضخ الشحنات الكهربائية " من أجل مركب TMOS مستعملا البرنامج المحاكىICE3F4 يأخذ بعين الاعتبار أغلبية التأثيرات الفيزيائية التى تصف السلوك الحقيقي لهذا المركب. صلاحية هذا النموذج، مكنتنا من الحصول على التيار المضخ Icp بإهمال تأثيرات الحرارة على مميزات المركب TMOS بدلالة المستوي الأعلى و الأدنى للإشارة المربعة V_{eh} و درجة الحرارة هذه النتائج قورنت بدلالة بالتجربة،حللت بطريقة تسمح بالحصول على استنتاجات تطبيقية ذات أهمية بالنسبة لكل من يهتم بصناعة الدوائر المستعملة لتكتولجية المركبات .VLSI <u>المفتاحية</u> : TMOS ، ضخ الشحنات التقي<u>قر</u> الكلمات

L'industrie des composants VLSI exige des investissements financiers de plus en plus lourds pour mesurer la sophistication grandissante des produits fabriqués ainsi que pour les équipements nécessaires à leur élaboration. De ce fait, la modélisation électrique des composants électriques constitue actuellement un axe de recherche très convoité à travers le monde. Pour suivre cette évolution, les modèles existants doivent être améliorés et de nouveaux doivent être développés. C'est ainsi que nous assistons régulièrement à des améliorations des logiciels de simulation.

La technologie VLSI est basée sur la réduction des dimensions du transistor MOS. Bien que cette miniaturisation ait de grands intérêts, elle est à l'origine de l'apparition de nouveaux problèmes liés à la fiabilité des composants. Cette réduction accroît les champs électriques à l'intérieur du TMOS, et les porteurs du canal acquièrent alors une énergie suffisante pour surmonter la barrière du potentiel de l'interface Si-SiO₂. Un pourcentage de ces porteurs est alors piégé dans l'oxyde et/ou à l'interface. Il en résulte une dégradation globale des paramètres déterminant les performances du TMOS. Cette dégradation, au cours du fonctionnement, est appelée vieillissement.

Pour atténuer le phénomène de vieillissement, il est nécessaire d'étudier ces effets sur les performances des dispositifs afin d'évaluer la nature des endommagements engendrés. Pour cela, il est indispensable de disposer d'une technique de mesure qui soit très performante pour caractériser les défauts dans un TMOS vieilli. La technique de pompage de charge est un puissant outil pour la caractérisation des pièges de l'interface Si-SiO₂ dans les composants MOS submicroniques. Elle est fondée sur l'exploitation du phénomène répétitif de recombinaison des porteurs majoritaires venant du substrat et des minoritaires qui sont piégés dans les états d'interface quand le transistor MOS est soumis à un cycle de polarisation bien choisi. En tenant compte des différents mécanismes d'émission qui contrôlent les échanges de charge à l'interface, elle permet d'obtenir des informations relatives aux sections efficaces de capture et à la densité des états d'interface.

Les modèles du transistor MOS existant dans les simulateurs SPICE ne considèrent pas le phénomène de pompage de charge. Cette technique, purement expérimentale et efficace dans le traitement du phénomène de vieillissement, a été implanté d'un modèle qui tient en compte l'effet de la température sur les paramètres électriques et géométriques du transistor à étudier.

PRINCIPE DE BASE DU PHENOMENE DE POMPAGE DE CHARGE

Cette technique est fondée sur l'existence d'un courant pompé apparaissant au niveau du substrat d'un transistor MOS lorsque la grille est soumise à une polarisation (Fig. 1) faisant passer alternativement la structure d'un état bloqué à un état saturé. Le mécanisme physique qui est à l'origine de ce courant est un processus de générationrecombinaison par l'intermédiaire des états électroniques localisés à l'interface Silicium-diélectrique de grille. Les jonctions source et drain du TMOS sont polarisées en inverse par le même potentiel VR, tandis que la grille est soumise à des impulsions à profil triangulaire ou trapézoïdal pour permettre le passage de l'accumulation à l'inversion forte. Un processus de recombinaison des porteurs, dite pompage de charge, engendre alors un courant de fuite dans le substrat. L'origine de ce phénomène est liée à la présence de défauts d'interface introduisant des niveaux d'énergie dans la bande interdite du Silicium et agissant comme pièges à l'interface Si-SiO₂. Pour détecter ces niveaux on balaye énergiquement la bande interdite, et en variant la polarisation de la grille de l'inversion à l'accumulation, afin de remplir puis vider ces pièges (Fig. 2).

Calcul du courant pompé

Sachant que l'expression des niveaux de fin d'émission des trous et des électrons respectivement $E_{em,h}$ et $E_{em,e}$ est donnée par:

$$E_{em,h} - E_i = KT \ln(v_{th} \sigma_p n_i t_{em,h})$$
(1)

$$E_{em,e} - E_i = KT \ln(v_{th} \sigma_n n_i t_{em,e})$$
(2)

où *K* est la constante de Boltzmann, *T* la température en Kelvin, σ_n , σ_p les sections efficaces de capture des électrons et des trous respectivement, n_i la concentration intrinsèque des porteurs et v_{th} la vitesse thermique des porteurs.

Si l'on considère que l'émission hors équilibre apparaît seulement quand la surface est déplétée [4] (c'est-à-dire la tension du signal de grille V_g est comprise entre celle des bandes plates V_{fb} et la tension de seuil $V_T(V_{fb} < V_g < V_T)$),



Figure 1: Impulsion de polarisation à profil trapézoïdal. V_{inv}: tension du TMOS en inversion. V_{ace} : tension du TMOS en accumulation.

 V_{gh} : niveau haut de la tension de grille.

 V_{gl} : niveau bas de la tension de grille.

V_{fb}: tension des bandes plate du TMOS.

V_T: tension de seuil du TMOS.



Figure 2: Représentation des courants dans le transistor et des régions énergétiques dans la bande interdite associées à ces courants.

alors les durées d'émission des électrons et des trous pour un signal trapézoïdal d'amplitude ΔV_g sont données par [1,4]:

$$\begin{cases} t_{em,e} = t_f (V_{fb-}V_T) / \Delta V_g \\ t_{em,h} = t_r (V_{fb-}V_T) / \Delta V_g \end{cases}$$
(3)

où t_f et t_r sont les temps de descente et de montée du signal de la grille respectivement.

Compte tenu des valeurs des niveaux énergétiques d'émission (1) et (2), l'intensité du courant s'écrit comme suit:

$$I_{cp} = 2qf D_{it} A_{eff} KT \ln(v_{th} n_i \sqrt{\sigma_n \sigma_p} t_{em,e} t_{em,h})$$
(4)

où f est la fréquence du signal de grille, A_{eff} la surface active du canal, q la charge de l'électron et \overline{D}_{it} la valeur moyenne des états d'interface.

Pour des impulsions à profil trapézoïdal, on obtient l'expression suivante de I_{cp} :

$$I_{cp} = 2qf\overline{D}_{it}A_{eff}KT \ln\left(v_{th} n_i \sqrt{\sigma_n \sigma_p} \frac{V_{fb} - V_T}{\Delta V_g} \middle| \sqrt{t_r t_f}\right) \quad (5)$$

Influence de la polarisation inverse V_R

L'augmentation de la tension inverse V_R diminue le courant I_{cp} ainsi que la tension de seuil V_T , à cause de la décroissance de la longueur effective du canal. De ce fait, l'aire du canal électriquement actif diminue et donc moins d'états d'interface sont actifs pour contribuer au courant. La tension de seuil du transistor est donnée par [1-4]:

$$V_T = V_{fb} + 2|\psi_B| + |V_R| + \frac{T_{ox}}{\varepsilon_{ox}} \sqrt{2q\varepsilon_{Si}N_a(|V_R| + 2|\psi_B|)} + \Delta V_T \qquad (6)$$

où N_a est le dopage en surface, ψ_B le potentiel de volume, $C_{ox} = \varepsilon_{ox}/t_{ox}$ la capacité d'oxyde, T_{ox} l'épaisseur d'oxyde, ε_{Si} et ε_{ox} les permittivités des diélectriques Silicium et oxyde.

$$\Delta V_{T1} = -\frac{qNaL_{S,D}r_j}{C_{ox}} \left[\sqrt{1 + \frac{2L_{S,D}}{r_j}} - 1 \right]$$
(7)

 $L_{S,D}$ représente la largeur des zones de charge d'espace autour de la source et du drain, et r_j la profondeur des jonctions source/substrat et drain/substrat.

A partir de l'équation (7), nous notons qu'une augmentation de la tension inverse V_R provoque une augmentation de $|V_{fb}-V_T|$ et par conséquent, d'après les expressions de $t_{em,e}$ et $t_{em,h}$, un abaissement du courant pompé.

En augmentant le voltage inverse appliqué aux jonctions source/substrat et drain/substrat, on augmente la largeur $L_{S,D}$ et donc on baisse la longueur effective L_{eff} du canal, donné par $L_{eff} = L - 2L_{S,D}$. Il s'ensuit que la surface active A_{eff} diminue et par conséquent le courant I_{cp} . La largeur $pL_{S,D}$ est donné par:

$$L_{S,D}(V_R) = \frac{2\varepsilon_{Si}}{qN_a} \left[|V_R| + |\psi_B| \right]^{1/2}$$
(8)

La surface effective de la grille peut être exprimé comme suit:

$$A_{eff} = W - (L - 2L_{S,D}).$$

La variation de la tension du seuil V_T et la tension des bandes plate V_{fb} due aux états d'interface [4-6] est:

$$\Delta V_{T2} = -Nq \, \frac{\overline{D}_{it}}{C_{ox}} \, KT \, ln \left(\frac{N_a}{v_{th} \, \sigma_P \, n_i^2 \, t_{em,h}} \right) \tag{9}$$

$$\Delta V_{fb1} = -Nq \, \frac{\overline{D}_{it}}{C_{ox}} \, KT \, ln \left(\frac{N_a}{v_{th} \, \sigma_n \, n_i^2 \, t_{em,e}} \right) \tag{10}$$

avec N = +1 pour les charges positives et -1 pour charges négatives.

La variation de la tension de seuil V_T et la tension des bandes plates V_{fb} due aux charges d'oxydes [4-6] est:

$$\Delta V_{T3} = \Delta V_{fb2} = -Nq \frac{N_{ox}}{C_{ox}} \left(1 - \frac{\overline{X}}{t_{ox}}\right)$$
(11)

où N_{ox} est le nombre de charges dans l'oxyde (cm⁻³) et $\overline{X} = t_{ox} / 2$.

La variation globale de V_T et V_{fb} est:

$$dV_T = -Nq \, \frac{t_{ox}}{\varepsilon_{ox}} \left[\frac{N_{ox}}{2} + \overline{D}_{it} KT \ln \left(\frac{N_a}{v_{th} \, \sigma_P \, n_i^2 \, t_{em,h}} \right) \right] \quad (12)$$

$$dV_{fb} = Nq \, \frac{t_{ox}}{\varepsilon_{ox}} \left[\frac{N_{ox}}{2} + \overline{D}_{it} KT \ln \left(\frac{N_a}{v_{th} \sigma_n n_i^2 t_{em,e}} \right) \right]$$
(13)

La variation total ΔV_T de la tension de seuil simulé est la sommation des équations (7), (12) et (13).

Influence de la température

Les processus d'émission des porteurs à partir des états d'interface dépendent de la température. Quand la température augmente, les processus d'émission sont favorisés, ceux de recombinaison diminuent. Par conséquent, l'intensité I_{cp} , qui est explicitement ou implicitement fonction de la température T (via V_T et n_i), décroît. On peut donc exprimer I_{cp} par [1,2,4]:

$$I_{cp} = -aT - bT\ln(T) + c \tag{14}$$

avec:

$$a = 2qKfA_{eff}\overline{D}_{it} ln\left(\sqrt{\sigma_n \sigma_p} K_i \frac{|V_T - V_{fb}|}{\Delta V_g} \sqrt{\frac{3.K}{m^*}}\right)$$
$$b = 4qKfA_{eff}\overline{D}_{it}$$
$$c = qfA_{eff}\overline{D}_{it}E_G$$

où m^* est la masse effective des porteurs, K_i une constante indépendante de la température et E_G la largeur de la bande interdite du semi-conducteur. Les paramètres V_T , V_{fb} , A_{eff} , \overline{D}_{it} , $(\sigma_n, \sigma_p)^{1/2}$ et E_G sont considérés comme indépendants de la température.

IMPLANTATION ET VALIDATION DU MODELE DE POMPAGE DE CHARGE

Les modèles du TMOS existant dans les simulateurs SPICE3F4, ne tiennent pas compte du phénomène de pompage de charge. La technique de pompage de charge, purement expérimentale, est plus efficace dans le traitement du phénomène de vieillissement que les techniques conventionnelles. Vu l'importance de cette technique, on a implanté un modèle relatif au pompage de charge qui ne prend pas en compte l'effet de la température sur les paramètres électriques et géométriques du transistor étudié. On donnera un algorithme de résolution puis on interprètera nos résultats. Le schéma électrique du TMOS avant et après l'implantation de la technique de pompage de charge est représenté sur la figure 3.



Figure 3: Schéma équivalent du TMOS implanté dans SPICE: sans (a) et avec (b) phénomène de pompage de charge.

Algorithme de résolution de SPICE

La méthode de résolution implantée dans SPICE pour le domaine transitoire est représentée par l'organigramme de la figure 4. Après l'initialisation de la valeur du point de fonctionnement et la linéarisation du composant autour de cette dernière, on résout le système d'équations linéaires résultant, par une méthode itérative. Ce processus est répété jusqu'à atteindre la valeur optimale (Convergence).

Résultats et discussion

Dans ce travail, nous avons développé un modèle relatif à la technique de pompage de charge, que l'on a implanté et validé à l'aide du simulateur SPICE. Pour implanter cette technique, on a considéré les trois effets suivants:

• La modulation de la longueur du canal.

• La réduction de la tension de seuil V_T (due aux états d'interface et aux charges d'oxyde).

• L'effet de la tension V_R sur V_T .

La validation de ce modèle en continu a fourni des résultats concernant le courant pompé I_{cp} au niveau du substrat, en négligeant l'effet de la température sur les paramètres électriques et géométriques du TMOS, en fonction des niveaux haut et bas de l'impulsion de grille V_{gh} et V_{gl} , de la fréquence et en fonction de la température.

Nos résultats, obtenus pour un signal de grille d'amplitude ΔV_g constante, sont comparés avec des résultats expérimentaux.

Dans une première phase, on a calculé le courant pompé I_{cp} en fonction du niveau haut du signal de grille V_{gh} selon le modèle de Groeseneken décrit par l'équation (5), comme le montre la figure 5. Nos résultats sont obtenus pour un transistor ayant les paramètres suivants:



Figure 4: Algorithme de résolution de SPICE.

- longueur de canal: $L = 0.8 \mu m$,
- largeur: $W = 0.4 \mu m$,
- tension des bandes plates: $V_{fb} = -0,75$ V,
- épaisseur d'oxyde: $T_{ox} = 12$ nm,
- densité moyenne d'états d'interface: $\overline{D}_{it} = 2.10^{10} \text{ eV}^{-1} \text{ cm}^{-2}$,
- tension inverse: $V_R = 0, 1V$,
- amplitude: $\Delta V_g = 8V$,
- section efficace moyenne: $\overline{\sigma} = 10^{-15} \text{cm}^2$.



Figure 5: Courant pompé ICP en fonction niveau haut Vgh.



Figure 7: Courant pompé ICP en fonction de la fréquence.

On observe que:

• Le régime de pompage de charge maximum (plateau de la courbe) traduit un accroissement de la densité d'états d'interface et donc une génération de pièges électriquement actifs à l'interface oxyde/semi-conducteur.

• Le décalage des flancs des courbes indique une évolution des tensions de bandes plates et de seuil de la structure dégradée. Ce décalage résulte d'une création de charges fixes dans l'oxyde et/ou à l'interface qui sont chargées positivement (respectivement négativement) pour un déplacement de la courbe initiale vers des valeurs de tension plus négatives (respectivement positives).

La figure 6 montre l'influence de tension de polarisation inverse (V_R) sur la variation du courant pompé, selon le même modèle de Groeseneken, pour un transistor de paramètres : $L = 0.8 \mu$ m, $W = 0.4 \mu$ m, $T_{ox} = 12$ nm, $V_{fb} =$ -0.85V, $\overline{D}_{it} = 2.10^{10} \text{ eV}^{-1} \text{ cm}^{-2}$ et $\overline{\sigma} = 10^{-15} \text{ cm}^2$. Le courant pompé I_{cp} ne commence à varier que pour $V_{gh} = V_T(V_R)$. On



<u>Figure 6</u>: courant pompé I_{CP} en fonction du niveau haut V_{gh} : V_R comme paramètre.



<u>Figure 8</u>: Courant pompé I_{CP} en fonction du niveau bas V_{gl} : T comme paramètre.

remarque bien que, pour chaque augmentation V_R , I_{cpmax} décroît, ce qui peut être expliqué par la réduction de l'aire de la grille. De même la variation observée de V_T est due à la variation de V_R .

Le courant pompé I_{cp} , dans une deuxième phase, est calculé en fonction de la fréquence. Pour ce faire, on a utilisé un transistor de paramètres indépendants de la température. Le calcul est effectué pour des transistors de canal court: $L = 0,4\mu$ m, $W = 0.8\mu$ m avec $T_{ox} = 12$ nm, $\overline{D}_{it} =$ 2.10^{10} eV⁻¹.cm⁻², $\overline{\sigma} = 10^{-15}$ cm², $V_{fb} = -0,8$ V, $V_R = 0,2$ V et $\Delta V_g = 6$ V. On remarque bien, que le courant pompé I_{cp} varie linéairement avec la fréquence (Fig. 7).

Dans une troisième phase, le courant pompé I_{cp} est calculé en fonction du niveau bas du signal de grille trapézoïdal V_{gl} , on considère la température comme paramètre. Pour cela, nous avons utilisé le modèle de V. Bosh, exprimé par l'équation (14), pour un transistor de paramètres indépendants de la température. Le calcul est

effectué pour un transistor tel que: $L = 0,1\mu$ m, $W = 25\mu$ m, $T_{ox} = 12$ nm, $\overline{D}_{it} = 3.10^{10} \text{ eV}^{-1} \text{ cm}^{-2}$ et $\overline{\sigma} = 10^{-15} \text{ cm}^2$, $V_{fb} =$ -0.8V, avec $V_R = 0,2$ V et $\Delta V_g = 6$ V. On prend la température comme paramètre. Les résultats sont donnés par la figure 8. On remarque bien que le maximum de $I_{cp}(V_{gl})$ décroît lorsque la température T augmente. Cette diminution est expliquée physiquement par une croissance du processus d'émission des électrons à partir des états d'interface, faisant que la recombinaison diminue, ce qui décroît le courant pompé.

CONCLUSION

Nous avons développé un modèle de la technique de pompage de charge pour l'étude du vieillissement du transistor submicronique. C'est un modèle où la majorité des effets physiques ont été incorporés pour les différentes régions de fonctionnement. Il s'agit des effets de modulation de la longueur du canal et la variation de la tension de seuil en fonction de la tension inverse appliquée sur les jonctions V_R . La validation de notre modèle a fourni des résultats concernant le courant pompé I_{cp} , en négligeant l'effet de la température sur les paramètres du TMOS, en fonction des niveaux haut et bas de l'impulsion de grille V_{gh} et V_{gl} , et en fonction de la température. Nos résultats ont été analysés et commentés de manière à pouvoir en tirer des conclusions pratiques qui sont de nature à intéresser tous ceux qui sont appelés à réaliser des circuits de technologie VLSI.

REFERENCES

- [1]- Groeseneken G., Herman E.M., Beltran N. and Keersmaecker R., "A Reliable Approach to Charge-Pumping Measurements in MOS Transistors"", *IEEE Transaction On Electron Devices*, Vol. ED-31, N°1, (1984), pp. 42-53.
- [2]- Groeseneken G. and Maes H.E., "Basic and applications of charge pumping in submicron MOSFET's", *Microelectronics Reliability*, Vol. 38, (1998), pp. 1379-1389.
- [3]- Djahli F., Autran J.L., Plossu C. and Balland B., "Use of charge pumping technique to understand non-uniform nchannel MOSFET degradation", *Materials Sciences and Engineering*, B23, (1992), pp. 120-122.
- [4]- Autran J.L., Balland B. and Barbottin G., Vapaille A. (Editors), "Instabilities in Silicon Devices (North-Holland: Elsevier Science Publishers B.V.), "Charge pumping techniques, their use for diagnosis and interface states in MOS transistors", (1999).
- [5]- Djahli F. and Kaabi L., "A macro model in SMART SPICE to study the MOSFET degradation with CP technique", *Int. Journal electronics*, Vol. 82, N°5 (1997), pp. 471-481.
- [6]- Sze S.M., "Physics of Semiconductor Devices", New-York, Wiley & Sons, (1966).